

KFKI-1980-43

SZABÓ PÁL

TÖBB JELRENDSZERŰ LYUKSZALAG PERIFÉRIA
ILLESZTÉS

Hungarian Academy of Sciences

**CENTRAL
RESEARCH
INSTITUTE FOR
PHYSICS**

BUDAPEST

2017

2017-02-01



2017

ABSTRACT

It is possible to use a computer to solve the problem of finding the optimal control of a system of objects. The method is based on the principle of dynamic programming. The system is described by a set of linear differential equations. The control is chosen so as to minimize a certain functional. The method is applicable to a wide range of problems. The results are presented in the form of a flowchart. The program is written in Fortran. The computer used is the BESM-6.

TÖBB JELRENDSZERŰ LYUKSZALAG PERIFÉRIA ILLESZTÉS

SZABÓ PÁL

Számítógép Főosztály
Központi Fizikai Kutató Intézet
1525 Budapest 114, Pf. 49

ABSTRACT

The paper describes the design and construction of a peripheral device for a multi-channel magnetic tape. The device is used for the storage and retrieval of data. It consists of a tape drive, a control unit, and a data bus. The tape drive is a magnetic tape drive with a capacity of 100 MB. The control unit is a microprocessor-based unit that controls the tape drive and the data bus. The data bus is a parallel bus that connects the device to the computer system. The device is designed to be used with a variety of computer systems. The results of the design and construction are presented in the form of a flowchart. The program is written in Fortran. The computer used is the BESM-6.

ABSTRACT

The paper describes the design and construction of a peripheral device for a multi-channel magnetic tape. The device is used for the storage and retrieval of data. It consists of a tape drive, a control unit, and a data bus. The tape drive is a magnetic tape drive with a capacity of 100 MB. The control unit is a microprocessor-based unit that controls the tape drive and the data bus. The data bus is a parallel bus that connects the device to the computer system. The device is designed to be used with a variety of computer systems. The results of the design and construction are presented in the form of a flowchart. The program is written in Fortran. The computer used is the BESM-6.

ABSTRACT

It is desirable to use in any computer system peripheral interfaces which are capable to drive a number of peripherals of different types without the need for any major conversion, at the most only with minor changes. Solutions can be achieved either by the use of peripherals belonging to a unified interface system or by the development of interfaces capable to handle a number of signal systems. The logic /signal sequence/ of interfaces for multiple signal systems can be implemented both by hardware /wired/ logic and by programmable logic /e.g. microprocessors/ but the proper matching of the signal levels and impedances encountered must be evolved according to the particular task. The article describes interface circuits for multiple signal systems devised for the papertape peripherals of the type TPA 1140 minicomputer.

АННОТАЦИЯ

Желательно, чтобы периферии вычислительных систем можно было подсоединять к возможно большему числу различных типов периферийных устройств без перестройки или, в крайнем случае, с минимальными изменениями. Решение может быть достигнуто как применением различных типов периферийных устройств, имеющих единые параметры подсоединения, так и разработкой устройств, пригодных для подсоединения даже нескольких сигнальных систем. Логика подсоединений многосигнальных систем /т.е. последовательность входных и выходных сигналов/ может быть выполнена как методами hardware /схемная логика/, так и программным путем /например, микропроцессором/, однако, подсоединение встречающихся уровней сигналов и импедансов необходимо выполнить с учетом условий данного назначения. В данном сообщении описываются схемные решения блока многосигнальной системы подсоединения, пригодного для управления периферийными перфоленточными устройствами малой ЭВМ типа TPA 1140.

KIVONAT

Kivánatos, hogy a számítógép rendszerek periféria illesztései minél nagyobb számú periféria tipushoz legyenek lehetőleg átalakítás nélkül, legfeljebb minimális változtatással alkalmazhatók. A megoldás akár egységes illesztési paraméterekkel rendelkező periféria típusok alkalmazása, akár több jelrendszer illesztésére alkalmas egységek kidolgozása útján megközelíthető. A több jelrendszerű illesztések logikája /az adott és vett jelek sorrendje/ mind hardware módszerrel /huzalozott logika/, mind programozható módon /pl. mikroprocesszorral/ megvalósítható, azonban az előforduló jel-szintek és impedanciák illesztését az adott felhasználás körülményeinek megfelelően kell kialakítani. A közlemény a TPA 1140 típusú kisszámítógép lyuk-szalag perifériáinak vezérlésére alkalmas több jelrendszerű illesztő egység áramköri megoldásait ismerteti.

1. A számítógépek periféria illesztései: a busz rendszert a perifériákhoz csatlakoztató elektronikák még néhány évvel ezelőtt is rendszerint csupán adott periféria tipushoz kidolgozott specifikus egységek voltak. A busz felé történő csatlakozás illesztési paramétereit /logika és jelszintek/ a számítógép rendszere, a periféria felé történő csatlakozás kialakítását pedig az illeszteni kívánt perifériatípus rendszere határozta meg. Az ilyen, csupán egyetlen periféria-típus illesztésére alkalmas egységek más típus csatlakoztatásához általában még azonos periféria kategóriákon /pl. lyukszalagolvasó, szalaglyukasztó, nyomtató, disc, display, stb./ belül sem alkalmazhatók változtatás nélkül.

Adott számítógéprendszerhez csatlakoztatható periféria típusok száma ilyen kialakítás mellett is tetszés szerint növelhető ugyan, ez a megoldás azonban sem a gyártó, sem a felhasználó szempontjából nem előnyös: a gyártónak azért, mert sok féle illesztés típust kell kidolgozni és gyártásban tartani, a felhasználónak pedig az alkalmazáshoz ezeket be is kell szereznie. Ennek kiküszöbölésére a periféria illesztések fejlesztése jelenleg a minél általánosabban felhasználható egységek irányában folyik.

A minél általánosabban felhasználható illesztés elvileg két uton is megközelíthető:

- 1.1 Egységes illesztési paraméterekkel rendelkező perifériatípusok alkalmazása.

Ez a megoldás elvileg bármilyen illesztő egység kialakítás mellett jelentősen csökkentheti az alkalmazandó illesztés típusok számát, ezért az egységesítésre a számítógép fejlesztők már hosszabb ideje törekednek, az eddig kidolgozott rendszerek, illetve ajánlások /pl. BSI, TTL jelszintű BSI, IEC-busz, ESzR-, MSzR interface, stb./ azonban nincsenek olyan mértékben elterjedve, hogy akár csak egyetlen periféria kategórián belül a kívánatos választékot biztosítsanak.

- 1.2 A periféria oldalon több jelrendszer illesztésére alkalmas egységek kifejlesztése.

A busz, vagy periféria jelrendszere /illesztési paraméterei/ elnevezés, amint erre az 1. bekezdésben zárójelben már utaltunk, két, jól elkülönülő fogalmat egyesít: egyrészt az illesztésben szereplő /adott és vett/ jelek sorrendjét /a tulajdonképpeni logikát/, másrészt a jelek logikai értékének ténylegesen megfelelő fizikai állapotokat; ezen belül is meg kell még különböztetni a jelek szintjeit, valamint /az adók, vevők és vezetékek/ impedanciaviszonyait.

A több jelrendszerű illesztés logikai része akár tisztán hardware uton /huzalozott logika/, akár programozható módon /pl. mikroprocesszor segítségével/ megvalósítható és az utóbbi sokoldalúsága elméleti szempontból a lelegegánsabb megoldást teszi lehetővé, nem meglepő tehát, hogy az utóbbi időben egyre több számítógéprendszerhez kerül mikroprocesszort tartalmazó "univerzális" periféria illesztő egység kidolgozásra.

Önmagában azonban sajnos sem a huzalozott, sem a mikroprocesszoros logika nem képes megoldani a perifériákban előforduló jelszintek és impedanciaviszonyok különbözőségének kérdését, így ezek illesztését minden esetben az adott felhasználás körülményeinek megfelelően külön kell kialakítani.

2. A Központi Fizikai Kutató Intézetben fejlesztett TPA-1140 típusu kisműködőgéprendszerrel kapcsolatban a nagyobb periféria-választék biztosításának - és ennek kapcsán a több fajta periféria jelrendszer illesztésének - kérdése elsőként a lyukszalag perifériák vonatkozásában vált időszerűvé. Ennek oka elsősorban az, hogy a választékként figyelembevehető perifériatípusok száma ebben a periféria kategóriában a legnagyobb és e készülékek viszonylagos olcsósága következtében az illesztő egységek költsége az illesztés összköltségében nagyobb részt képvisel. A lyukszalag perifériák a számítógépekkel kapcsolatban az információ ki- és bevitelére, valamint tárolására már hosszabb ideje jó eredménnyel használatosak és annak ellenére, hogy újabban előtérbe került, több szempontból hatékonyabb megoldások /pl. mozgó elemes mágneses rögzítők/ jelentőségüket némileg csökkentették, sok területen várhatóan még továbbra is gazdaságosan alkalmazhatók lesznek.

A TPA-1140 rendszerhez elsősorban az alábbi lyukszalagperiféria típusok illesztését kívántuk megvalósítani:

Lyukszalagolvasók

ZPA FS 1501 B/P
ZPA FS 1503
KFAP CT 2030
KFAP CT 2100
KFAP CT 2200
MOM ER 300

Szalaglyukasztók

FACIT 4060
FACIT 4070
ELZAB DT 105S negativ
ELZAB DT 105S pozitív
PERFOMOM EP 36

A felsorolt periféria típusok az illesztő jelek szempontjából

a +2,4 V-nál /adó/, illetve +2 V-nál /vevő/ magasabb logikai 1 /H/ szintű és +0,4 V-nál /adó/, illetve +0,8 V-nál /vevő/ alacsonyabb logikai 0 /L/ szintű, tehát a TTL-nek megfelelő jelszintekkel rendelkező "pozitív logikájú" készülékek, valamint

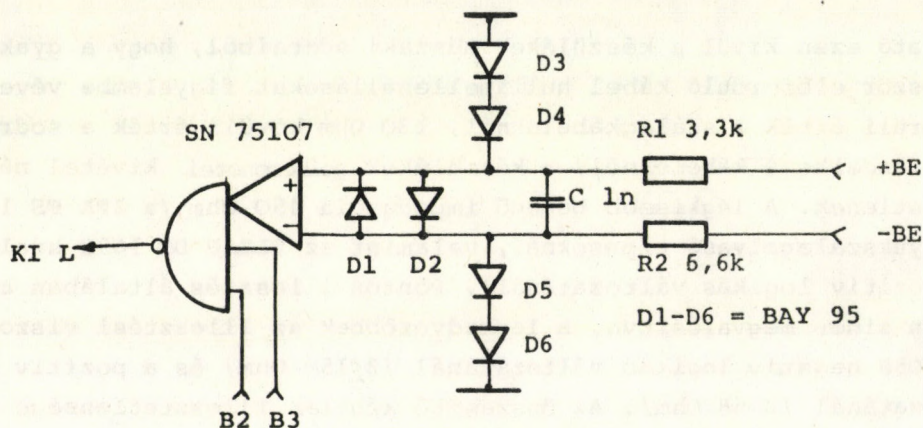
a -6 V-nál negatívabb logikai 1 szintű és -0,5 V-nál pozitívabb logikai 0 szintű "negatív logikájú" készülékek csoportjára oszthatók. /Az utóbbi csoportba a felsorolt lyukszalagolvasók közül csupán a ZPA FS 1501 B/P típus, a szalaglyukasztók közül az ELZAB DT 105S negativ logikájú változata és a FACIT 4060 típus tartozik./

Megállapítható ezen kívül a készülékek műszaki adataiból, hogy a gyakorlatban legtöbbször előforduló kábel hullámellenállásokat figyelembe véve /100 Ohm körüli érték a szalagkábeleknél, 130 Ohm körüli érték a sodrott érpárokkaal rendelkező kábeleknél/ a készülékek jélbemenetei kivétel nélkül illesztetlenek. A legkisebb bemenő impedancia 450 Ohm /a ZPA FS 1503 és a KFAP lyukszalagolvasó típusoknál, valamint az ELZAB DT 105S szalaglyukasztó pozitív logikás változatánál/. Pontos illesztés általában az adók oldalán sincs megvalósítva, a legkedvezőbbek az illesztési viszonyok a DT 105S negativ logikás változatánál / $Z \leq 150$ Ohm/ és a pozitív logikás változatánál / $Z \sim 68$ Ohm/. Az összekötő kábelek illesztetlensége miatt célszerű az illesztő egység vevőáramköreinek bemenetén a jelek integrálása, ez egyébként az impulzus jellegű elektromos zavarok ellen is hatékony védelmet nyújt és erre a viszonylag alacsony /max. 2000 karakter/sec/ információátviteli sebességek lehetőséget is biztosítanak.

Az alkalmazni kívánt lyukszalag periféria típusok logikája - a ZPA FS 1501 és FS 1503 olvasók kivételével - a BSI rendszer logikájának felel meg, így az illesztő jelek funkciója tekintetében ez került megvalósításra, míg a két - fentebb említett - lyukszalagolvasó típus vezérlése egy forrasztható vezeték átkötés /jumper/ útján biztosítható.

A továbbiakban a fent említett két jelszint csoport vételére és kiadására alkalmas szintillesztő áramkörök kerülnek ismertetésre, majd a /BSI logikájú/ olvasó /acceptor/, illetve lyukasztó /source/ vezérlések logikai vázlatai.

3. A különböző polaritású jelek fogadására kidolgozott vevőáramkör kapcsolása az 1. ábrán látható. Az áramkör aktív része SN 75107 típusu vonalvevő. Differenciális bemenete és érzékenysége /a két vonalbemenet közt szükséges minimális működtető feszültségdifferencia $|U_D| \leq 25 \text{ mV}$ / a feladat megoldására kedvező lehetőséget biztosít, ezen kívül a NAND áramkör külön bemenetei további kapuzási lehetőséget is nyújtanak. A vonalvevőnek az, az alkalmazás szempontjából hátrányos tulajdonsága, hogy bemenetei a földhöz és egymáshoz képest csak néhány Volt feszültségig vehetők igénybe, az alkalmazott passzív csatolóáramkör megfelelő kialakításával ellensúlyozható.



1. ábra
VEVŐ ÁRAMKÖR

A vonalbemenetekre váltakozó polaritással párhuzamosan csatlakozó D1 és D2 diódák a bemenetek közti feszültségekülönbséget 50 mA dióda áramig bármelyik jelpolaritásra 1 V alatt tartják. Az egyes vonalbemenetek és a föld közé páronként sorosan kapcsolt D3 és D4, illetve D5 és D6 diódák kettős feladatot látnak el: egyrészt 50 mA dióda áramig biztosítják azt,

hogy bármelyik vonalbemenet és a föld között legfeljebb 3 V feszültségkülönbség keletkezik, másrészt üzemi bemenő feszültségek esetén kb. 1,2 V referenciafeszültséget állítanak elő a csatlakozó vonalon érkező vezérlő jelszint komparálásához. A referenciafeszültség előállítása ugy történik, hogy a vezérlőjel polaritásával ellentétes bemenetre a vezérlő jel polaritásával megegyező előjelű 5-6 V-os tápfeszültséget kapcsolunk, ebben az esetben az utóbbi bemenet és a föld közé sorba kapcsolódó két dióda a bemenet /R1 vagy R2/ soros ellenállásával a diódák nyitófeszültségei összegének megfelelő, mintegy 1,2 V - megközelítőleg állandó - feszültséget állít elő, amit a kapcsolás az ellenkező polaritású bemenetre vonatkoztatva referenciafeszültségként hasznosít. Ez a referenciafeszültség elvileg a diódák típusának megválasztásával és a rajtuk átfolyó áramnak az R1, vagy R2 ellenállás értékének, illetve az ellenállásra kapcsolt feszültség értékének változtatásával módosítható, gyakorlatilag ez a változtatási lehetőség a diódák nyitófeszültségének viszonylagos állandósága következtében csak kis mértékű.

A vevő áramkör működése pozitív /pl. TTL/ jelszintű vezérlés esetén a következő:

Az érkező jelek a +BE bemenetre kerülnek, a -BE bemenet +5 V /táp/ feszültségre csatlakozik. A +5 V feszültség hatására az R2 ellenálláson, a D5 és D6 diódákon átfolyó áram az SN 75107 negatív vonalbemenetét kb. 1,2 V feszültségre juttatja. Ha a +BE bemenetre érkező vezérlő jelszint +0,8 V-nál negatívabb, azaz TTL logikai ϕ /L/ szintű, az SN 75107 pozitív és negatív bemenetei közé kapcsolt D1 diódán csekély mértékű áteresztő irányú áram folyik, amelynek hatására az SN 75107 pozitív és negatív bemenetei inverz vezérlést kapnak, az áramkör /invertáló/ kimenete tehát TTL logikai 1, azaz H szintű lesz /tekintet nélkül a B2 és B3 NAND bemenetek vezérlési állapotára/. Ha a +BE bemenet szintje a +2 V-os minimális TTL logikai 1 /H/ szint fölé emelkedik, a D2 diódán keresztül fog nyitó irányú áram folyni és az SN 75107 kimenete TTL logikai ϕ , azaz L szintre kerül, ha a B2 és B3 bemenetek mindketten H szintű vezérlést kapnak. /A D3 és D4 diódák ilyen vezérlés mellett állandóan záróirányban vannak előfeszítve./

Az áramkör szimmetriájából következően a működés negatív vezérlő jelekre hasonló, azzal a különbséggel azonban, hogy a vezérlő jeleket a -BE bemenetre kell juttatni, a kb. -5 V-os tápfeszültséget pedig a +BE bemenetre. /Ilyenkor a -1,2 V körüli referenciafeszültséget a D3 és D4 diódák állítják elő, míg a D5 és D6 diódák üzemszerűen zárva vannak./ Az SN 75107 pozitív és negatív bemenetei fel is cserélhetők, ilyenkor a teljes áramkör nem fordít fázist, de a B2 és B3 bemenetekről a vezérelhetőség értelemszerűen megváltozik.

A +BE /vagy -BE/ bemeneten a csatlakozó kábel az alkalmazott adótól függően illesztéssel is ellátható, ellenkező esetben a beérkező jelhomlokok meredekségének csökkentésére a C kondenzátor alkalmazható, ami nemcsak a rövidebb / $l < 5$ m/ illesztetlen kábeleken fellépő reflexiókat szűrheti ki, hanem az impulzus jellegű zavarok iránti érzékenységet is jelentősen csökkentheti.

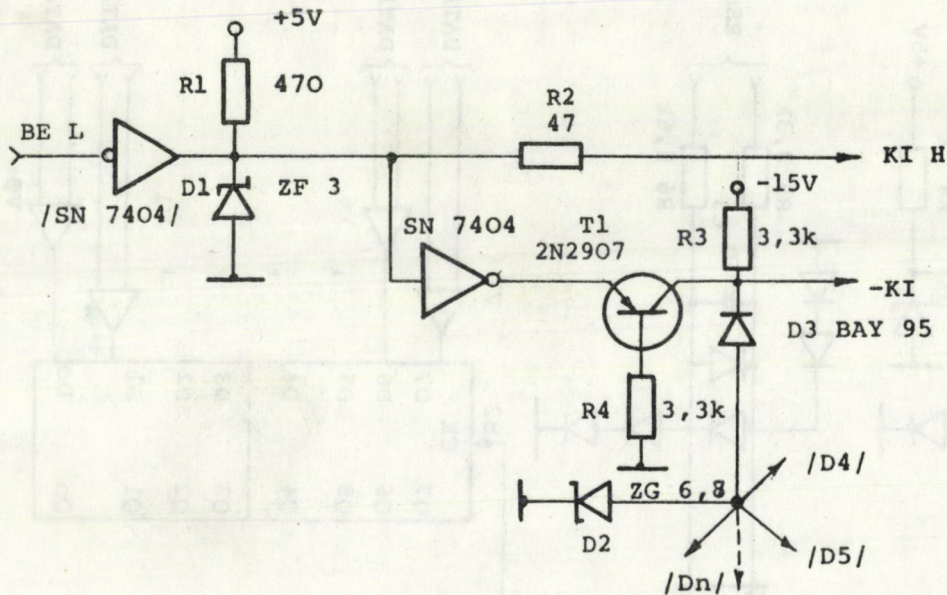
A bemutatott vevő áramkör nagy mértékben tulvezérelhető, a tulvezérelhetőséget gyakorlatilag R1 és R2 terhelhetősége korlátozza: az alkalmazott diódákra csupán 50 mA max. áramot engedve meg, R1 = 3,3 kOhm esetén 165 V bemenőfeszültség adódik, ennek kihasználásához 8 W-on felüli disszipáció tartozik. Az alkalmazott 0,25 W-os ellenállások esetében a tulvezérelhetőség /tartósan/ 30 V, impulzusszerűen természetesen - a kitöltési tényezőtől függően - ennél magasabb érték is megengedhető.

A negatív polaritású jelek logikai 1 szintje abszolút értékben lényegesen nagyobb, mint a TTL szintű pozitív polaritású jeleké, ezért a negatív jelek fogadására szolgáló -BE bemenet R2 soros ellenállása nagyobb lehet, ami e bemenet tulvezérelhetőségét is megnöveli.

A vevőáramkört a 6 db diódával együtt integrált kivitelben lenne kívánatos alkalmazni /a viszonylag nagy értékű kondenzátor és a nagyobb terhelésű R1 és R2 ellenállások erre kevésbé alkalmasak/, ilyen jellegű áramkör azonban integrált kivitelben jelenleg sajnos nem szerezhető be.

4. A különböző polaritású vezérlőjelek előállítását a 2. ábrán feltüntetett kapcsolásban, külön-külön adókkal történik. A TTL szintű pozitív jelek kiadását 10 TTL egység terhelhetőségű SN 74 sorozatu totem-pole kimenetű kapu végzi. E kapu H jelszintű terhelhetőségét az R1 ellenállás javítja, így a kimenet még a TTL kapu nélkül és a megengedett legalacsonyabb /-5%/ tápfeszültség esetén is eléri a H szintet az előforduló legkisebb értékű 450 Ohm-os terhelő ellenállás /FS 1503 olvasó/ esetében. Az R2 soros ellenállás a csatlakozó vonal illesztési viszonyait javítja abban az esetben, amikor a meghajtó kapuáramkör kimenete L szintű, tehát igen kis kimenő ellenállású. Részben a H szintű kimenő ellenállás csökkentésére, részben esetleges reflexiók vágására szolgál a D1 Zener dióda.

A negatív polaritású vezérlőjelek kiadását a T1 /PNP/ tranzisztor végzi. Ennek vezérlése a pozitív jelek adóáramkörének kimenetéről történik SN 7404 inverteren keresztül, amelyik a T1 tranzisztort emitterén keresztül hajtja meg. A pozitív jelek adóáramköréről történő vezérlést az teszi lehetővé, hogy a perifériák vevőáramkörei által okozott L szintű terhelés általában nem több, mint 1 TTL egység terhelés, így az R1 ellenállás hatá-



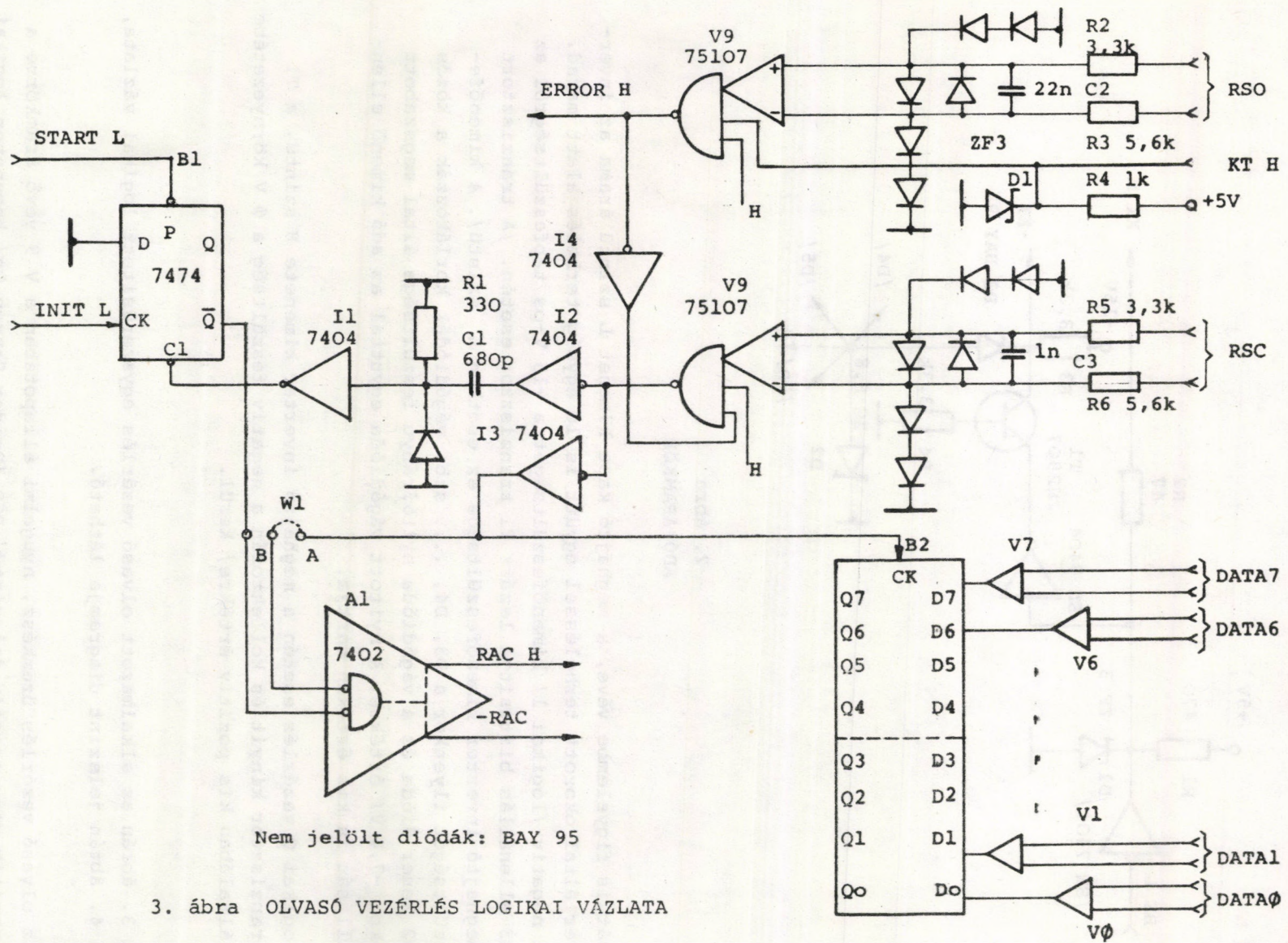
2. ábra
ADÓ ÁRAMKÖR

sát is figyelembe véve, a meghajtó kapu kimenet L szintű árama az inverter által okozott terheléssel együtt is 10 egység terhelés alatt marad. A negatív /logikai 1/ kimenőfeszültséget a -15 V-os tápfeszültségről az R3 ellenállás biztosítja lezárt T1 tranzisztor esetén. /A tranzisztort meghajtó inverter kimenőfeszültsége ez esetben L szintű/. A kimenőfeszültséget ilyenkor a D3, D4, stb. vágódiódák korlátozzák a közös D2 Zener dióda és a vágódióda nyitóirányú feszültsége által megszabott /kb. -7,4 V/ értékre. A nyitott vágódióda egyúttal az adó kimenő ellenállását is kis értéken tartja.

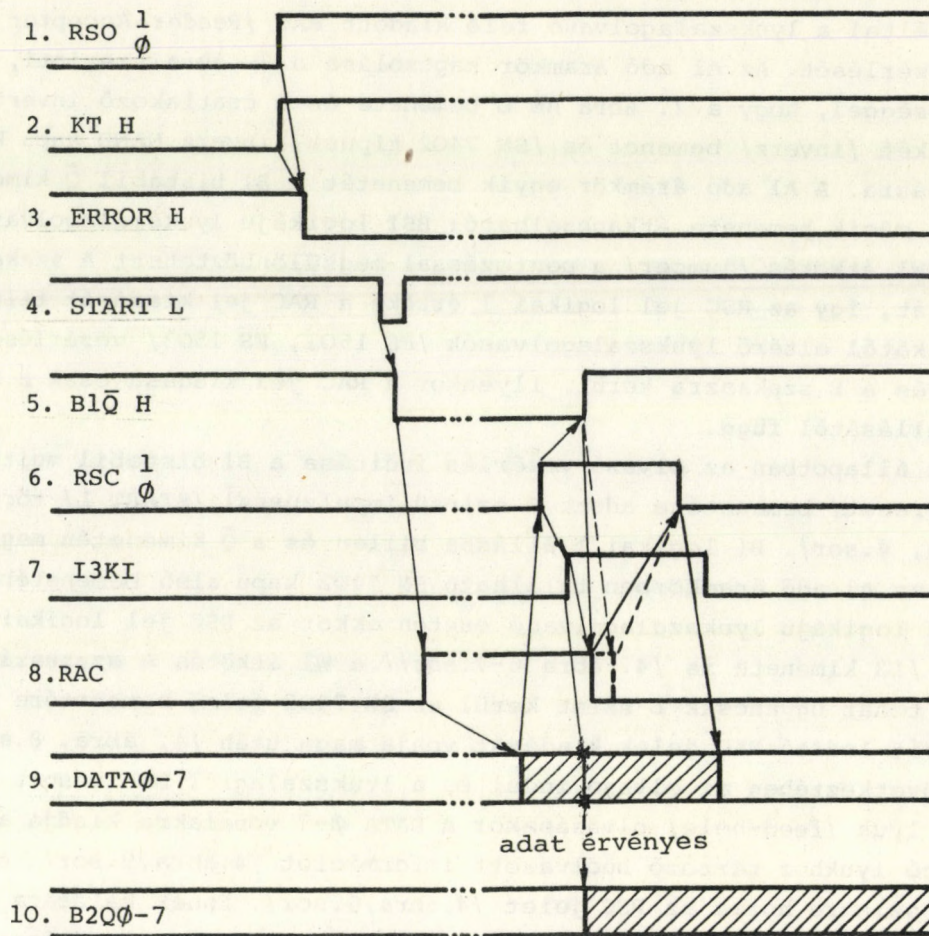
Logikai \emptyset vezérlés esetén a meghajtó inverter kimenete H szintű, a T1 tranzisztor kinyit és kollektorán a negatív feszültség a \emptyset V környezetébe /általában kis pozitív értékre/ kerül.

5. A 3. ábrán az alkalmazott olvasó vezérlés egyszerűsített logikai vázlata, a 4. ábrán jelszint diagramja látható.

Az olvasó vezérlés üzemkész, nyugalmi állapotában a V 9 vevő áramkörre a /pozitív vagy negatív jelszintű/ RSO /Reader Source On/ bemeneten logikai 1 jelszint /4. ábra, 1. sor/, a KT hibajelző bemeneten pedig a hibamentes-séget jelző H jelszint érkezik /4. ábra, 2. sor/. /Hibajel kimenettel nem rendelkező lyukszalagolvasók erre a bemenetre nem csatlakoznak, ilyenkor



3. ábra OLVASÓ VEZÉRLÉS LOGIKAI VÁZLATA



4. ábra OLVASÓ VEZÉRLÉS JELSZINT DIAGRAMJA

az R4 ellenállás és a D1 Zener dióda ezt a bemenetet állandóan H szinten tartja./ Ennek hatására a V9 vevő ERROR H kimenete TTL logikai ϕ , azaz L szintre kerül /4. ábra, 3. sor/. Ez az L szint az I4 inverteren keresztül a V8 RSC /Reader Source Control/ vevő áramkör egyik NAND bemenetére jut, mint H jelszint, és lehetővé teszi az áramkörnek az RSC bemenetekről történő vezérlését.

A 3. ábra jobb alsó részén található, vázlatosan jelölt V ϕ - V7 adat vevő áramkörök kialakítása az 1. ábra szerintinek megfelelő, az 1. ábrához képest azzal a különbséggel, hogy a B2 és B3 bemenetek állandó H szintű vezérlést kapnak /mivel kapuzásuk szükségtelen/ és a +BE és -BE bemenetek az SN 75107 áramkörre felcserélve csatlakoznak, így a vevő áramkör nem fordít fázist. A vevő áramkör kimenetek a B2 jelzésű /D típusu bistabilokat tartalmazó/ adatregiszter D bemeneteire csatlakoznak.

A B1 bistabil multivibrátor végzi a 3. ábrán vázlatosan jelölt A1 adó áramkör által a lyukszalagolvasó felé kiadott RAC /Reader Acceptor Control/ jelek vezérlését. Az A1 adó áramkör kapcsolása a 2. ábra szerinti, azzal a különbséggel, hogy a 2. ábra BE L bemenete és a csatlakozó inverter helyett két /inverz/ bemenet és /SN 7402 típusu/ inverz NAND kapu került alkalmazásra. A A1 adó áramkör egyik bemenetét a B1 bistabil \bar{Q} kimenete vezérli, másik bemenete átkapcsolható: BSI logikájú lyukszalagolvasók esetében a W1 átkötés /jumper/ a pontozással megkülönböztetett A szakaszt hidalja át, így az RSC jel logikai 1 értéke a RAC jel kiadását tiltja. A BSI logikától eltérő lyukszalagolvasók /FS 1501, FS 1503/ vezérléséhez a W1 átkötés a B szakaszra kerül, ilyenkor a RAC jel kiadása csak a B1 bistabil állásától függ.

Üzemkész állapotban az olvasó vezérlés indítása a B1 bistabil multivibrátor P /Preset/ bemenetére adott L szintű impulzussal /START L/ történik /4. ábra, 4.sor/. B1 logikai 1 állásba billen és a \bar{Q} kimenetén megjelenő L szint az A1 adó áramkörben található SN 7402 kapu alsó bemenetére kerül. BSI logikájú lyukszalagolvasó esetén ekkor az RSC jel logikai \emptyset szintű, /I3 kimenete is /4. ábra 6-7.sor// a W1 átkötés A szakaszán keresztül tehát ugyancsak L szint kerül az SN 7402 felső bemenetére is, ami az olvasót indító RAC jelek kiadását vonja maga után /4. ábra, 8.sor/. Ennek következtében az olvasó indul és a lyukszalagról beolvasott első továbbító lyuk /feed-hole/ olvasásakor a DATA \emptyset -7 vonalakra kiadja az ezen továbbító lyukhoz tartozó beolvasott információt /4. ábra, 9.sor/, és logikai 1 szintre hozza az RSC jelet /4. ábra, 6.sor/. Ennek hatására a V8 vevő kimenet L szintre kerül és az I3 inverteren keresztül /4. ábra, 7.sor/ egyrészt a V \emptyset -V7 vevő áramkör kimenetek értéke íródik be a B2 regiszterbe /a B2 Ck bemenetén megjelenő H szintre emelkedő jelhomlok hatására, 4. ábra, 10.sor/, másrészt a W1 átkötés A szakaszán keresztül a H jelszint tiltja a RAC indító jelszintek további kiadását /4. ábra, 8.sor/. Ugyanakkor az I2 inverteren, az R1-C1 differenciáló áramkörön és az I1 inverteren keresztül érkező L szintű impulzus a C1 /CLEAR/ bemenetén keresztül törli a B1 bistabil multivibrátort, jelezve ezáltal az információ megérkezését. Nem BSI logikájú lyukszalagolvasónál a RAC indító jelszintek megszüntetését B1 törlése okozza, ez azonban az előző esethez képest csak a differenciáló és a bistabil áramkörök által okozott késleltetéssel történik meg. /L. a 4. ábra 5, 8 és 6. sorai közti szaggatott nyilakat/.

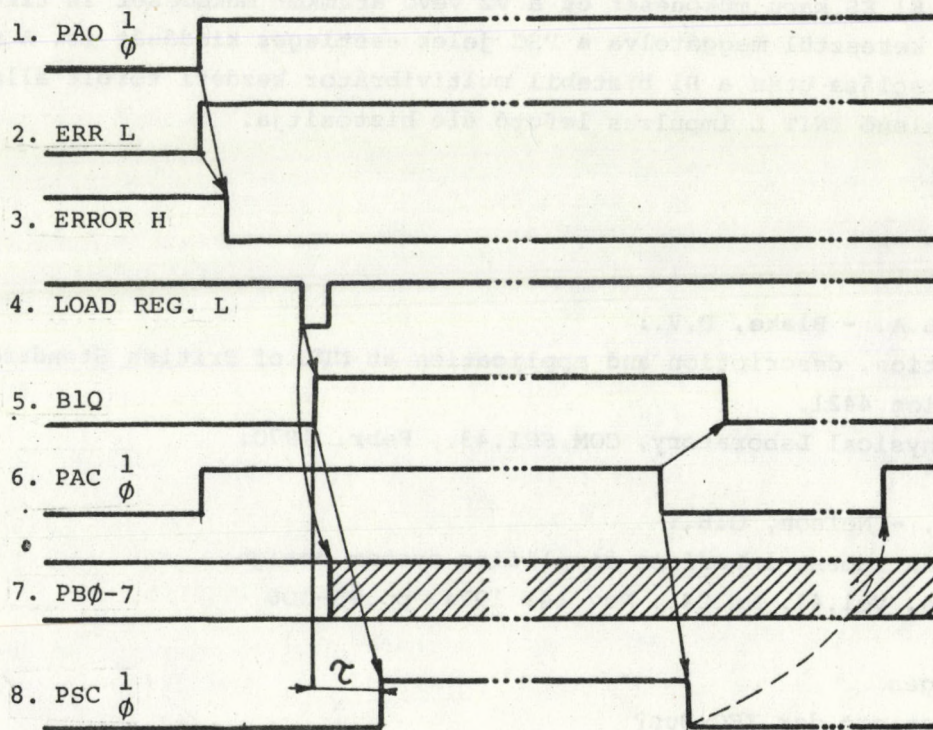
Hibaállapot esetén az RSO; vagy a KT jel logikai \emptyset értékű. A V9 vevő áramkör kimenetén ilyenkor fellépő ERROR H jelszint /programmegszakítás, vagy státuszregiszter bit vizsgálat utján/ a hibaállapotot a program tudomására hozza. A rendszer bekapcsolása után a B1 bistabil multivibrátor kezdeti törölt állapotát a megjelenő INIT L impulzus lefutó éle biztosítja.

6. A szalaglyukasztó vezérlés egyszerűsített logikai vázlatát az 5. ábra, jelszint diagramját a 6. ábra mutatja.

A lyukasztó vezérlés üzembesz, nyugalmi állapotában a V1 vevő áramkörre érkező /pozitív vagy negatív jelszintű/ PAO /Punch Acceptor On/ jel logikai 1 értékű /6. ábra, 1. sor/, a hibaállapotot jelző ERR L jel pedig H szintű /6. ábra, 2. sor/. /Hibajel kimenettel el nem látott lyukasztók erre a bemenetre nem csatlakoznak, ilyenkor az R7 ellenállás és a D1 Zener dióda a bemenetet állandóan H szinten tartja./ Ennek következtében a V1 vevő ERROR H kimenete TTL logikai \emptyset , vagyis L szinten található /6. ábra, 3. sor/. Ez az L szint az I4 inverteren keresztül a V2 PAC /Punch Acceptor Control/ vevő áramkör egyik NAND bemenetére kerül H szint formájában és lehetővé teszi az áramkörnek a PAC bemenetekről történő vezérlést.

A lyukasztandó információnak a lyukasztó felé történő kiadását a 4. ábrán vázlatosan jelölt A \emptyset -A7 adó áramkörök végzik. Ezek kapcsolása a 2. ábra szerinti. Vezérlésük a B2 adatregiszterről, az adó áramkörökben fellépő invertálás miatt a regiszter bistabil multivibrátorainak \bar{Q} inverz kimeneteiről történik. A B1 bistabil multivibrátor végzi a 4. ábrán ugyancsak vázlatosan jelölt és a PSC /Punch Source Control/ jeleket előállító A8 adó áramkör vezérlését. Az A8 adó áramkör ugyancsak a 2. ábra szerint van kialakítva, azzal a különbséggel, hogy a 2. ábra BE L bemenete és a csatlakozó inverter helyett két /inverz/ bemenet és /SN 7402 típusu/ inverz NAND kapuáramkör került alkalmazásra. Az adó áramkör egyik bemenete késleltető áramkörön keresztül csatlakozik a B1 bistabil multivibrátor kimenetére, másik bemenete a V2 vevő áramkör kimenetével van összekötve.

Üzembesz állapotban a lyukasztó vezérlés indítása L szintű impulzussal /LOAD REG L/ történik /6. ábra, 4. sor/. Ez az impulzus egyrészt az I1 inverteren és a CK /CLOCK/ bemeneten keresztül beírja a B2 adatregiszterbe a D \emptyset H - D7 H adatvonalakon rendelkezésre álló információt, másrészt a P /PRESET/ bemeneten keresztül logikai 1 állásba billenti a B1 bistabil multivibrátort /6. ábra, 5. sor/. A beírás után a B2 regiszter kimeneteinek jelei az A \emptyset -A7 adó áramköröket a beírt információnak megfelelően vezérlik, és ezek a jelszintek a lyukszalagolvasó felé haladéktalanul kiadásra kerülnek /6. ábra, 7. sor/. A PSC jelek A8 adó áramkörének alsó bemenetét a B1 bistabil multivibrátor kimenete az I3 inverteren át a közbe kapcsolt R2-C2 késleltető áramkörön keresztül vezérli, így a PSC jelek kiadása csak késleltetve történik, biztosítva ezáltal, hogy a szalaglyukasztó adatbemenetein a lyukasztandó információnak megfelelő jelszintek a PSC vezérlő jel érkezésének időpontjában már stabilan rendelkezésre álljanak /6. ábra, 8. sor/. A PSC jelek kiadásának feltétele még az A8 felső bemenetére adott L szint. Üzembesz állapotban ezt a PAO és PAC jelek logikai 1 értéke biztosítja.



6.ábra LYUKASZTÓ VEZÉRLÉS JELSZINT DIAGRAMJA

Ha a szalaglyukasztó az adatokat átvette, megszünteti a PAC jel logikai 1 szintjét /6.ábra,6.sor/, mire a lyukasztó vezérlés V2 vevő áramkörének kimenete H szintre kerül, tiltva ezáltal a PSC jelek további kiadását, /6.ábra,8.sor/, ugyanakkor az E1 és kapuáramkörön /melynek második bemenete az ERROR H jelszint hiányában I4 kimenetéről ugyancsak H jelszintet kap/, valamint az R1-C1 differenciáló áramkörön és az I2 inverteren keresztül L szintű törlő impulzust juttat a B1 bistabil multivibrátor C1 /CLEAR/ bemenetére, aminek hatására a bistabil törlődik /6.ábra,5.sor/.

A lyukasztás műveletének befejeztével a szalaglyukasztó a PAC jel logikai 1 szintjével jelzi a vezérlés felé, hogy újabb adatok átvételére kész /6.ábra,6.sor/. Ha a lyukasztás ideje alatt /PAC= ϕ / újabb indítás /LOAD REG L impulzus/ érkezik, a PSC jelek kiadását A8 felső bemenetének H szintje a PAC jel logikai 1 értékének beállításáig tiltja.

Hibaállapot esetén /PAO= ϕ vagy ERROR L szint áll fenn/ a V1 vevő áramkör kimenete H szintre kerül /ERROR H/ és ez a hibaállapotot /programmegszakítás, vagy státuszregiszter bit vizsgálat útján/ a program tudomására hozza.

Az ERROR H jelszint az I4 inverteren keresztül a hibaállapot fennállásának idejére az E1 és kapu működését és a V2 vevő áramkör működését is tiltja, az utóbbin keresztül meggátolva a PSC jelek esetleges kiadását is. A rendszer bekapcsolása után a B1 bistabil multivibrátor kezdeti törölt állapotát a megjelenő INIT L impulzus lefutó éle biztosítja.

IRODALOM

1. Barber, D.L.A. - Blake, D.V.:
The derivation, description and application at NPL of British Standard Specification 4421.
National Physical Laboratory, COM.SCI.43., Febr. 1970.
2. Ricci, D.W. - Nelson, G.E.:
Standard instrument interface simplifies system design.
Electronics, Vol.47, No.23., Nov.14, 1974. pp.95-106
3. Klaus, Jürgen
Wie funktioniert der IEC-Bus?
Teil 1. Elektronik, 1975. Heft 4. pp.72-78
Teil 2. Elektronik, 1975. Heft 5. pp.73-78





Kiadja a Központi Fizikai Kutató Intézet
Felelős kiadó: Sándory Mihály
Szakmai lektor: Almási Lajos
Példányszám: 185 Törzsszám: 80-396
Készült a KFKI sokszorosító üzemében
Budapest, 1980. június hó